

特別賞

酸化ガリウムパワーデバイスの研究開発

1 独立行政法人 情報通信研究機構

2 株式会社 タムラ製作所

3 株式会社 光波

東脇 正高¹ 佐々木 公平^{2,1} 倉又 朗人²
増井 建和³ 山腰 茂伸²

1. 諸 言

近年、温室効果ガス削減、化石燃料に替わる新エネルギーの創出などの革新的省エネルギー技術の開発が、将来に向けた地球規模の命題となっている。加えて、現在我が国では東日本大震災の影響もあり、電力需要を減らす努力がこれまで以上に強く求められている。実際、日本における変電を含む送配電損失率は5.5%と非常に大きい。このような社会事情から、現状のシリコン (Si) デバイスよりもさらに高効率・低損失なパワーデバイスの実現が期待できるワイドギャップ半導体シリコンカーバイド (SiC)、窒化ガリウム (GaN) が、次世代のパワーエレクトロニクス半導体材料として注目され、日本国内はもとより諸外国においても研究開発が盛んに進められている。しかし、両材料とも未だ技術的課題を解決しきれておらず、実用化が思うように進んでいない。

現在我々は、このような現状を打開するための一つの方法として、ワイドギャップ新半導体材料酸化ガリウム (Ga_2O_3) を用いたパワーデバイスの研究開発を進めている。 Ga_2O_3 は、SiC, GaN よりも更に大きなバンドギャップを有する半導体である。その材料物性から見て、パワーデバイスに適用した場合 SiC, GaN を上回る高効率・低損失が期待できる。また、もう一つの Ga_2O_3 パワーデバイスの高い将来性を示すものとして、その単結晶基板が挙げられる。単結晶 Ga_2O_3 バルクは、サファイアと同様の方法で融液成長が可能であることから、低コストで大口径高品質基板を作製出来るメリットがある。そのため、将来的に実用化された場合、その基板製造コスト、価格は安価となる。

以上の2つの理由から、 Ga_2O_3 パワーデバイスはその性能面だけでなく、価格面でも SiC, GaN を上回る大きな可能性がある。しかし、これまでその優れた物性に目を向けられることが無く、研究開発は事実上手付かずであった。我々は、2010年 Ga_2O_3 パワーデバイス研究開発に着手し、現在までの短期間に数々の要素技術を独自に開発し、世界初のトランジスタ動作の実証に代表される成果を上げてきた。

2. Ga_2O_3 の材料物性から見たパワーデバイス半導体材料としての魅力

Ga_2O_3 は、酸化物化合物半導体の一種である。結晶構造は、 α (アルファ)、 β (ベータ)、 γ (ガンマ)、 δ (デルタ)、 ϵ (イプシロン) の5種類が確認されており、いわゆる結晶多形である。最も安定な構造は β 相であり、他は準安定構造である。そのため、現在までの Ga_2O_3 に関する結晶成長、物性に関する研究報告も、その多くは β - Ga_2O_3 に関するものである。 β - Ga_2O_3 は、図1の結晶格子模式図に示す単斜晶系ベータガリア (β -gallia) 構造をとる。これまでに、Sn, Si といったドナー不純物をドーピングすることにより、電子密度 $10^{16} \sim 10^{19} \text{ cm}^{-3}$ の広い範囲において n 型伝導性の制御が可能であることが確認されている [1-3]。p 型伝導性制御に関しては、現在までに明確なホール伝導を観測したという報告は無い。

Ga_2O_3 は、上述のように SiC, GaN よりも更に大きなバンドギャップを有する半導体であるため、そのトランジスタ、ダイオードは、高耐圧、高出力、高効率(低損失)といったパワーデバイス特性に優れたものになると予想される。ここで、 Ga_2O_3 と他の主要な半導体材料のパワーデバイス性能に関連する物性値の比較を表1に示す。 Ga_2O_3 の電子移動度は、図2(a)に示す Ga_2O_3 バルク基板およびエピタキシャル成長した薄膜の室温ホール測定データを元にした、電子密度 10^{15} cm^{-3} 台後半から 10^{16} cm^{-3} 台前半の薄膜に対する推測値を示す。また、

表 1 主要な半導体のパワーデバイス性能につながる物性値の比較

	Si	GaAs	4H-SiC	GaN	β -Ga ₂ O ₃
バンドギャップ (eV)	1.1	1.4	3.3	3.4	4.8-4.9
電子移動度 (cm ² /Vs)	1,400	8,000	1,000	1,200	300(推定)
絶縁破壊電界 (MV/cm)	0.3	0.4	2.5	3.3	8(推定)
比誘電率	11.8	12.9	9.7	9.0	10
バリガ性能指数 (対Si)	1	15	340	870	3,444

Ga₂O₃ の絶縁破壊電界に関しては、図 2 (b) に示す代表的な半導体の絶縁破壊電界とバンドギャップの関係を内挿した曲線から推定した。Ga₂O₃ は、SiC や GaN の 3.3 ~ 3.4 eV よりも、さらに大きな 4.8 ~ 4.9 eV のバンドギャップを有している。この約 1.5 eV の差が、3 倍以上大きな絶縁破壊電界につながり、Ga₂O₃ のパワーデバイス材料として最も魅力的な点となる。

Ga₂O₃ を SiC, GaN と比べた場合、物性面で劣点としてはやや低い移動度が挙げられる。しかし我々は、この点はパワーデバイス特性にさほど影響しないと考える。それは、パワーデバイス性能は、移動度よりも絶縁破壊電界に強く依存するためである。このことは、その材料がパワーデバイスにどの程度適しているかを示す基本性能指標であるバリガ指数 (Baliga' s figure of merit) から判断できる。バリガ指数は、移動度には単に比例するに留まるのに対し、絶縁破壊電界にはその 3 乗に比例する。そのため、Ga₂O₃ のやや低い移動度は大きな絶縁破壊電界で補って余りあり、結果 SiC や GaN の数倍大きなバリガ指数が得られる。

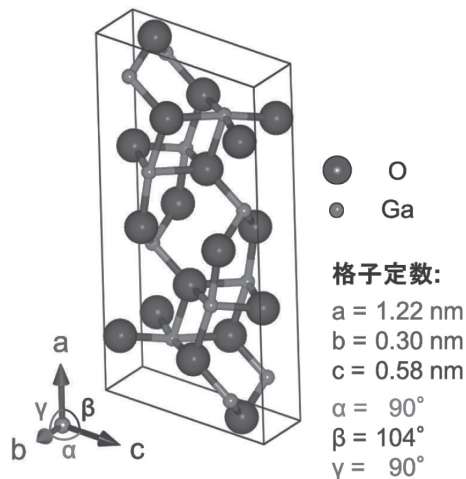


図 1 β -Ga₂O₃ の結晶単位格子模式図

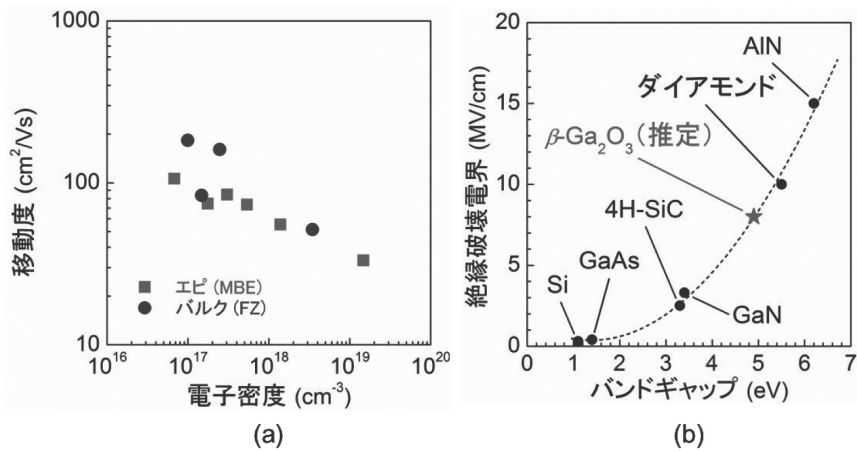


図2 (a) β -Ga₂O₃ の電子移動度と密度の関係、(b) 代表的な半導体の絶縁破壊電界とバンドギャップの関係

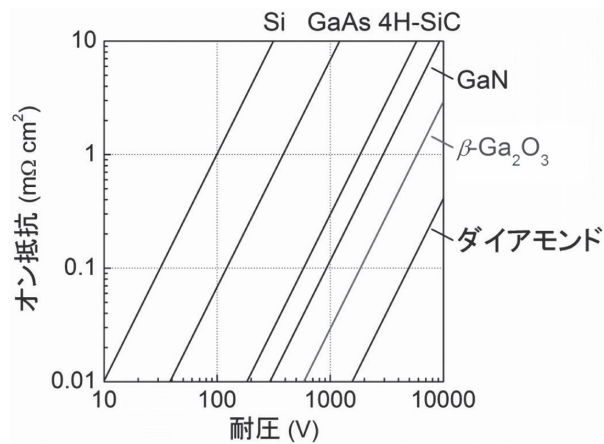


図3 代表的な半導体の理想オン抵抗と耐圧の関係

我々は、物性を元にした上述のような見積もりから、Ga₂O₃ トランジスタおよびダイオードは、パワーデバイスとして SiC や GaN デバイスの特性を大きく上回ると考える。性能比較の一例として、図3に表1の物性値を用いて算出した代表的な半導体材料の理想オン抵抗と耐圧の関係を示す。この関係は、各々のバリーガ指数の逆数と等価である。図3のグラフ上、右下隅へ行くほどパワーデバイス材料として性能が高いことを表している。同じ耐圧で比べた場合、Ga₂O₃ では SiC, GaN よりも一桁低いオン抵抗値が得られることが分かる。

3. 研究開発技術

3.1 単結晶 Ga₂O₃ 基板の融液成長法による作製技術

Ga₂O₃ は、ワイドギャップ半導体の中では稀有な、融液成長法により単結晶バルクが作製可能な材料である。そのため、原理的に大口径単結晶基板が低コスト、低消費エネルギーで作製可能である。この点は、昇華法、気相成長法、高圧合成法などの莫大なエネルギーとコストを必要とする SiC, GaN 基板の作製方法とは異なり、産業化を考えた場合絶対的な優位性となる。我々は現在までに、図 4 (a) に示すような Edge-defined Film-fed Growth (EFG) 法を用いて、直径 2 インチ単結晶 Ga₂O₃ 基板の作製に成功している。EFG 法は、大口径サファイア基板作製において実績がある方法で、現在までに最大 6 インチサイズのサファイア基板が市販されている。図 4 (b) に、単結晶 Ga₂O₃ バルク EFG 装置の模式図を示す。サファイア用装置と基本的に同一構成である。

ここで、共に単結晶バルクが作製可能な SiC と Ga₂O₃ の、それぞれの製法についての比較を行う。SiC バルクは主に昇華法、Ga₂O₃ バルクは上述のように融液成長法で作製される。融液成長法においては、昇華法で問題になるマイクロパイプ欠陥は発生せず、高品質バルクを容易に作製できる。また、昇華法で必要となる高圧環境を必要としない。さらに EFG 法の場合、図 4 (b) から分かるように、バルクのサイズは装置のサイズにより一意的に決まるため、装置サイズを単純に大きくすることで基板の大面积化が可能であり、製造コストを昇華法と比べて大幅に抑えることができる。我々の試算では、将来的に量産化が進めば、6 インチ基板を SiC の 1/10 以下のコストで作製可能である。同時に EFG 法は、バルク作製に要するエネルギー消費量の点でも昇華法と比べて優位性を示す。昇華法と EFG 法で、生産時の基板単位面積当たりの消費電力を各々見積もった結果、EFG 法は昇華法の約 1/3 となる。これは、バルクの成長温度が低いことと成長速度が高いことの 2 つの理由による。省エネ効果を議論する際、デバイス動作時のエネルギー損失削減量と、そのデバイス作製時に消費されるエネルギーを合わせたトータルで考える必要がある。以上のように、単結晶 Ga₂O₃ 基板が融液成長法により作製可能なことは、コスト、省エネ両面で大きな魅力となる。

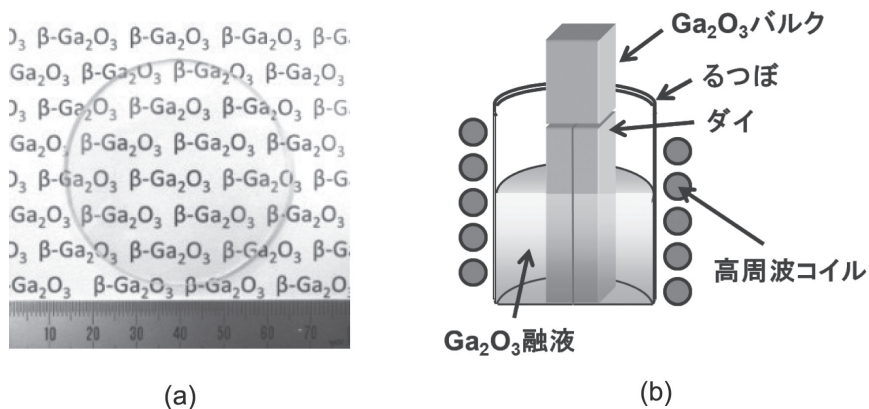


図 4 (a) EFG 法により成長したバルクから作製した直径 2 インチ単結晶 β -Ga₂O₃ 基板の写真、(b) β -Ga₂O₃ バルク作製用 EFG 装置の模式図

3.2 オゾン分子線エピタキシー (MBE) 法による Ga_2O_3 薄膜成長 [4,5]

本研究においては、電子デバイス応用のための β - Ga_2O_3 ホモエピタキシャル膜の MBE 成長技術の開発を行った。成長用原料は、純度 7N の Ga 金属、純度 4N の SnO_2 粉末、オゾン (5%) + 酸素 (95%) 混合ガスを用いた。図 5(a), (b)、成長温度と膜厚 600 nm の Ga_2O_3 エピタキシャル膜表面モルフォロジーおよび表面ラフネス (RMS) の関係をそれぞれ示す。成長温度を 550-650°C の範囲で、RMS が 1 nm 以下と原子層レベルで平坦な膜を得られている。また、同じく成長温度と Sn ドーピングプロファイルの関係について調査した。図 6(a), (b) それぞれに、成長温度別 Sn 濃度の深さプロファイルおよび SnO_2 K-cell 温度に対する実効キャリア濃度 ($N_d - N_a$) の関係を示す。成長温度 570°C 以下において、 Ga_2O_3 エピ膜中、深さ方向に均一な Sn プロファイルおよび SnO_2 蒸気圧曲線に一致するキャリア濃度が得られているのに対し、600°C 以上では表面偏析に起因すると考えられる取り込み開始の遅れの問題が観測された。これらの結果は、Sn ドーピングによる精密なキャリア濃度制御には、成長

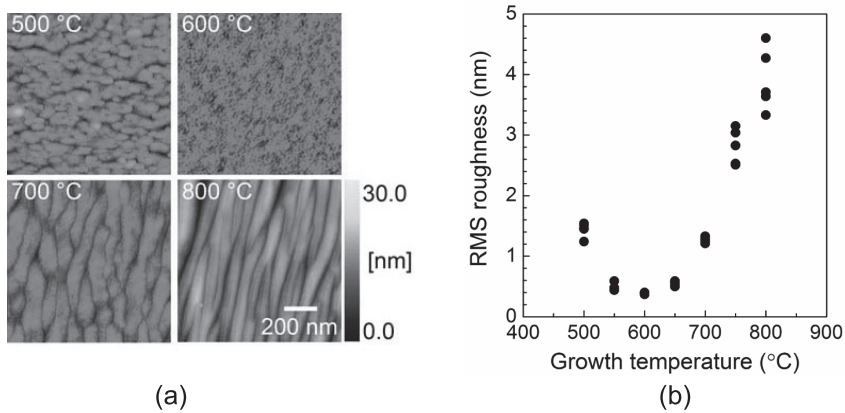


図 5 Ga_2O_3 薄膜の MBE 成長温度別：(a) 表面モルフォロジー、(b) 表面 RMS ラフネス

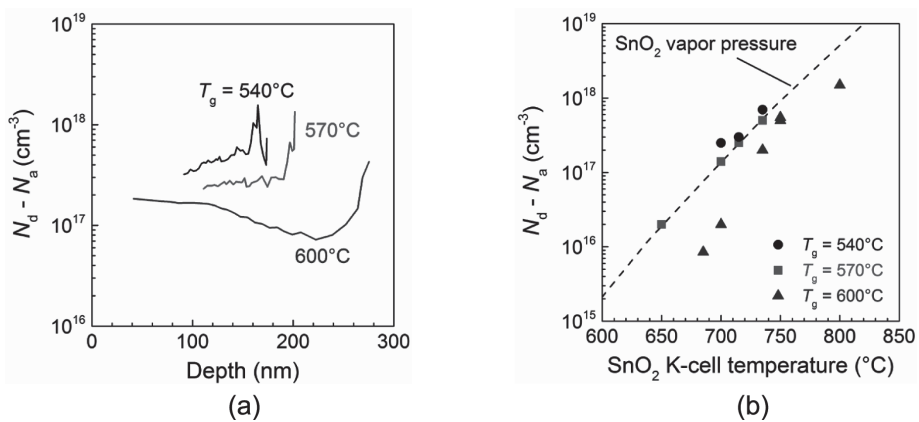


図 6 (a) Ga_2O_3 薄膜中の Sn 濃度プロファイル、(b) キャリア濃度と Sn K セル温度の関係

温度 570℃ 以下に設定する必要があることを示している。本研究結果から、表面平坦性およびドーピングによるキャリア濃度制御の両立のための成長温度は、両者の最適条件を共に満たす 540-570℃ と狭い温度領域となることが分かった。

3.3 Ga₂O₃ トランジスタ [6-11]

次に、世界に先駆けて動作実証することに成功した、単結晶 Ga₂O₃ 薄膜をチャネルとするトランジスタについて紹介する。試作したトランジスタは、MESFET (metal-semiconductor field-effect transistor) と呼ばれる構造である。これは、多くの種類が存在するトランジスタの中でも構造的に最もシンプルであり、動作実証を一番の目的とした今回の試作には適していた。

本試作では、Mg ドープ高抵抗 β-Ga₂O₃ (010) 基板を用いた。その上に、MBE 成長した厚さ 300 nm の Sn ドープ n 型 Ga₂O₃ 薄膜をチャネル層としている。Ga₂O₃ 薄膜中の Sn 濃度は、二次イオン質量分析結果から $7 \times 10^{17} \text{ cm}^{-3}$ であった。図 7(a), (b) に、それぞれ作製した

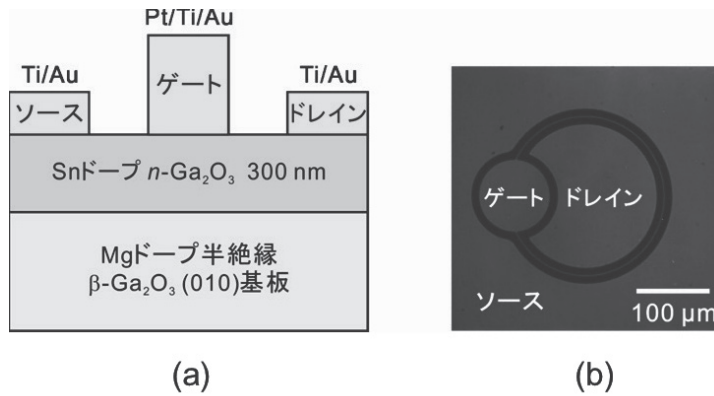


図 7 Ga₂O₃ MESFET の (a) 断面構造模式図、(b) 光学顕微鏡写真

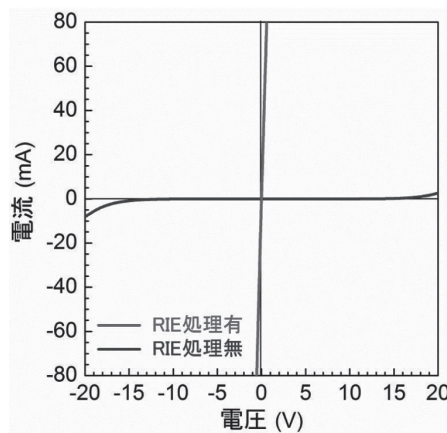


図 8 オーミック電極形成前に RIE 処理を行った場合、行わなかった場合の電流－電圧特性の比較

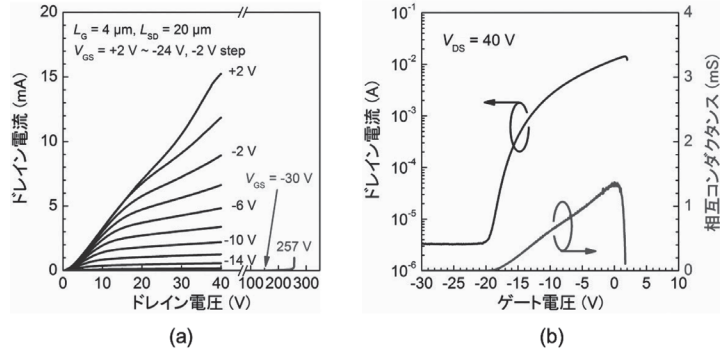


図9 Ga₂O₃ MESFET の (a) 電流－電圧特性、(b) トランスファー特性

Ga₂O₃ MESFET の断面模式図と光学顕微鏡写真を示す。デバイスプロセスとして、最初にソース、ドレインオーミック電極を作製した。フォトリソグラフィーによりパターニングしたサンプルのウィンドウ部分を、BCl₃/Ar 混合ガスによる反応性イオンエッチング(RIE) 後、Ti/Au を蒸着、リフトオフを行った。この RIE 処理により、2つの Ti/Au 電極間の電流－電圧特性が、RIE 処理を行わない場合のショットキーからオーミックに変化し、大幅に接触抵抗が低減できることを確認している(図8)。次に、フォトリソによるパターニング後、今度は RIE 処理を行わず、ウィンドウ部分の n 型 Ga₂O₃ 薄膜上に Pt/Ti/Au を蒸着、リフトオフすることによりショットキーゲートを作製した。デバイス表面の絶縁膜パッシベーションは行っていない。ゲート長は 4 μm、ソースドレイン間距離は 20 μm である。また、内部の円形ドレイン電極のサイズは直径 200 μm である。

図9(a), (b)に、それぞれ作製した Ga₂O₃ MESFET の電流－電圧、トランスファー特性を示す。最大ドレイン電流はゲート電圧 +2 V で 16 mA、ドレイン電圧 40 V における最大相互コンダクタンスは 1.4 mS であった。今回作製したトランジスタの場合、その構造上明確に定義することはできないが、ゲート幅は約 600 μm である。作製したデバイスのピンチオフ特性は非常に良好であった。また、高電圧パワーデバイスとして重要な性能である、ゲート電圧を印加することによりドレイン電流をオフした状態(今回試作した素子ではゲート電圧 -30V 印加時)における、印加可能な最大ドレイン電圧に相当する三端子オフドレイン耐圧は、約 250 V と非常に大きな値が得られた。実際この値は、電極間がショートし、電極金属が焼け焦げることにより決まったものであるため、Ga₂O₃ の材料物性に起因する絶縁破壊により決まる本質的なデバイス耐圧値は更に大きいと考えられる。また、ピンチオフ状態でのドレインリーク電流は 3 μA と非常に小さく、結果ドレイン電流オン/オフ比は約 10,000 という大きな値が得られた。これらのデバイス特性は、研究開発初期段階のため非常にシンプルなトランジスタ構造であるにも関わらず、数値的に優れている。また、同じく研究開発初期(1990年代前半)の GaN MESFET と比較しても、同等もしくはそれ以上の結果である。

今回得られた良好なデバイス特性は、主に(1) Ga₂O₃ の半導体としての材料的ポテンシャルの高さ、(2) 単結晶基板上的高品質ホモエピタキシャル薄膜を用いたこと、の2つの理由によると考えられる。本研究の成果、また確認されたこの材料のパワーデバイス応用に対するポテンシャルを元に、今後更に実用に適したトランジスタ構造へと研究開発を展開していく予定である。

3.4 Ga₂O₃ ショットキーバリアダイオード [12,13]

トランジスタ開発と並行して、もう一つのパワーデバイス重要部品となるダイオードの開発も進めている。ここでは、図 10 に示す、単結晶 β -Ga₂O₃ (010) 基板上を用いて作製した Ga₂O₃ ショットキーバリアダイオードについて紹介する。基板裏面のカソード電極(オーミック)を Ti/Au で、基板表面のショットキー電極(アノード)を Pt/Ti/Au にて形成した 2 種類のデバイスを作製した。Ga₂O₃ 基板の電子濃度は、それぞれ 3×10^{16} , $5 \times 10^{16} \text{ cm}^{-3}$ である。図 11 (a), (b) に、作製したダイオードの順方向、逆方向電流-電圧特性を示す。順方向電流の立ち上がりの傾きから導出した理想因子は 1.04-1.06 と、理想値 1.0 に非常に近い優れた値であった。また、逆方向耐圧も約 150 V と、耐圧向上のための電界集中緩和構造を用いていないシンプルなデバイス構造にもかかわらず高い値が得られている。これらのダイオード特性は、トランジスタ特性と同様に Ga₂O₃ の物性値を反映した優れたものであり、そのパワーデバイス半導体材料としての高いポテンシャルを示している。

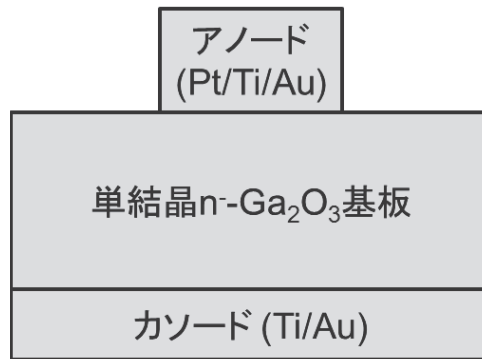


図 10 Ga₂O₃ ショットキーバリアダイオードの断面構造模式図

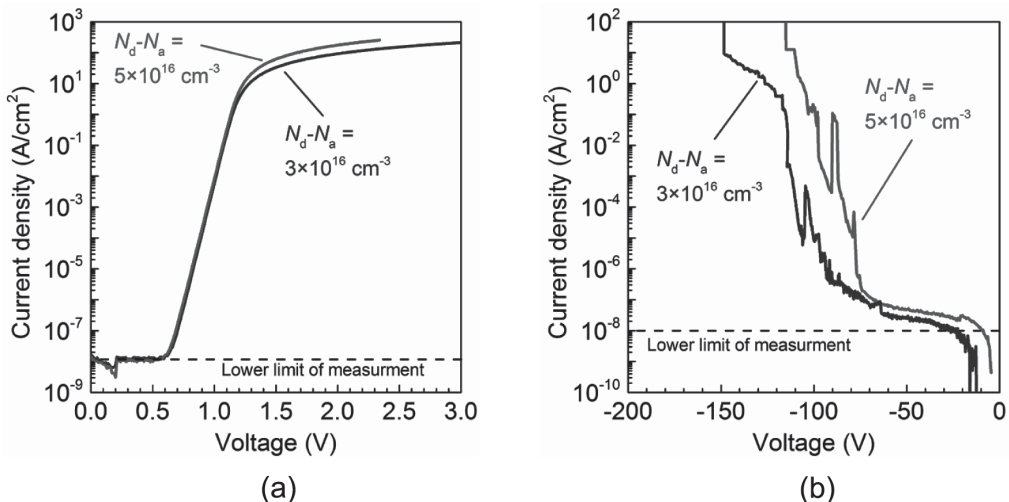


図 11 Ga₂O₃ ショットキーバリアダイオードの電流 - 電圧特性： (a) 順方向、(b) 逆方向

4. まとめと今後の展望

Ga_2O_3 は、特に高耐圧パワーデバイス材料として大きな期待を抱かせる物性を有しており、SiC, GaN を含めた既存の半導体材料を大きく上回るパワーデバイス特性が見込まれる。加えて、融液成長法により大口径、高品質基板を安価かつ低エネルギー消費で作製可能であるという、他のワイドギャップ半導体とは大きく異なる産業上の利点を持つ。このように、大面積基板上に、既存の半導体デバイス技術の延長によりシンプルなデバイス構造を作製することで、高耐圧、低損失(高効率)パワーデバイスを実現できる可能性を有する Ga_2O_3 は、“革新的技術”の一つとして相応しい新半導体材料であると言える。

我々が今回、新ワイドギャップ半導体材料である Ga_2O_3 を用いたダイオード、トランジスタの開発に成功したことにより、次世代高性能パワーデバイス実現への可能性を開いたと考える。 Ga_2O_3 パワーデバイスには、グローバル課題である省エネ問題に対しての直接的な貢献とともに、日本発の新たな半導体産業の創出という経済面での貢献も併せて期待できる。近い将来、送配電、鉄道といった高耐圧から、電気、ハイブリッド自動車応用などの中耐圧、更にはエアコン、冷蔵庫といった家電機器などの低耐圧分野も含めた非常に幅広い領域での応用が見込まれ、その市場は数千億円 / 年以上の大規模なものになると考えられる。我々は、今後10年以内の Ga_2O_3 パワーデバイス産業化を目標に、更に研究開発を加速していく所存である。

謝 辞

本研究の一部は、新エネルギー・産業技術総合開発機構 (NEDO) 委託研究「省エネルギー革新技术開発事業／挑戦研究フェーズ」として実施しました。また一部、科学技術振興機構さきがけの援助の元に行われました。

参考文献

1. N. Ueda, H. Hosono, R. Waseda, and H. Kawazoe, “Synthesis and control of conductivity of ultraviolet transmitting β - Ga_2O_3 single crystals,” *Applied Physics Letters*, vol.70, no.26, pp.3561-3563 (1997).
2. M. Orita, H. Ohta, M. Hirano, and H. Hosono, “Deep-ultraviolet transparent conductive β - Ga_2O_3 thin films,” *Applied Physics Letters*, vol.77, no.25, pp.4166-4168 (2000).
3. E. G. Villora, K. Shimamura, Y. Yoshikawa, T. Ujiie, and K. Aoki, “Electrical conductivity and carrier concentration control in β - Ga_2O_3 by Si doping,” *Applied Physics Letters*, vol.92, pp.202120 (2008).
4. K. Sasaki, A. Kuramata, T. Masui, E. G. Villora, K. Shimamura, and S. Yamakoshi, “Device-quality β - Ga_2O_3 epitaxial films fabricated by ozone molecular beam epitaxy”, *Applied Physics Express*, vol.5, pp.035502 (2012).
5. 佐々木 公平、東脇 正高、倉又 朗人、増井 建和、山腰 茂伸、「 β - Ga_2O_3 ホモエピタキシャル MBE 成長における成長温度依存性」、第60回応用物理学会春季学術講演会予稿集28p-G11-13, pp.14-089 (2013).

6. M. Higashiwaki, K. Sasaki, A. Kuramata, T. Masui, and S. Yamakoshi, "Gallium oxide (Ga_2O_3) metal-semiconductor field-effect transistors on single-crystal β - Ga_2O_3 (010) substrates," *Applied Physics Letters*, vol.100, pp.013504 (2012).
7. 東脇 正高、「酸化ガリウム (Ga_2O_3) トランジスタ」を世界で初めて実現」、月刊セラミックス 47, pp.379 (2012).
8. 東脇 正高、倉又 朗人、佐々木 公平、山腰 茂伸、増井 建和、「酸化ガリウムをパワー素子に—SiC よりも安く、高性能に—」、日経エレクトロニクス4/2 号、pp.81-89 (2012).
9. M. Higashiwaki: "Gallium oxide trumps traditional wide bandgap semiconductors", *Compound Semiconductor* 20, pp.20-23 (2012).
10. 東脇 正高、佐々木 公平、倉又 朗人、増井 建和、山腰 茂伸、「酸化ガリウムトランジスタ」、月刊機能材料 vol.32, pp.27-33 (2012)。
11. 東脇 正高、「 Ga_2O_3 基板・応用デバイス」、2013 化合物半導体技術大全、第2編 第7章 第4節, pp.98-101 (2012/12 出版、分担執筆)。
12. 佐々木 公平、倉又 朗人、増井 建和、Encarnación G. Villora、島村 清史、山腰 茂伸、「酸化ガリウム半導体の分子線エピタキシー (MBE) 成長とショットキーバリアダイオード」、月刊機能材料 vol.32, pp.20-26, (2012)。
13. K. Sasaki, M. Higashiwaki, A. Kuramata, T. Masui, and S. Yamakoshi, " Ga_2O_3 Schottky barrier diodes fabricated by using single-crystal β - Ga_2O_3 (010) substrates," *IEEE Electron Device Letters*, vol.34, no.4, pp.493-495 (2013).